

**Synthèse logique**

**Semestre 6**

**Responsable : David Buèche**

**Objectifs de l'ECUE en termes de compétences et d'acquis d'apprentissage visés**

**A l'issue de cette UE, l'apprenant aura progressé sur les compétences suivantes du référentiel de la formation :**

- BC2.1 : analyser et résoudre des problèmes scientifiques et techniques relevant de la mécatronique
- BC2.2 : intégrer des données provenant de documents scientifiques et techniques...
- BC2.2 : développer des systèmes mécatroniques adaptatifs et intelligents avec des processus complexes sur calculateurs

**Plus précisément, il sera capable de :**

- Décrire un système en VHDL à des fins de conception
- Choisir un composant programmable pour une application donnée

**Description de l'ECUE**

- Logique programmable (définition, méthodologie et outils de développement)
- VHDL pour la synthèse des circuits logiques programmables
- Architecture et technologie des circuits logiques programmables (FPGA)
- System on Programmable Chip (SoPC / hard - soft processor)
- Co-design
- Exemples d'applications des SoPC à la mécatronique

**Prérequis**

Logique combinatoire et séquentielle

**Références**

VHDL for logic synthesis, A. Rushton, WILEY  
Embedded SoPC design with NIOSII processor and VHDL examples, Pong P. Chu, WILEY