

Objectifs de l'UE

Au terme de cette UE, les étudiants seront capables de :

- Concevoir et Implémenter des prototypes de systèmes embarqués.
- Développer des applications en tenant compte des contraintes de temps pour les systèmes embarqués temps réel.
- Concevoir des architectures de systèmes embarqués robustes et fiables
- Étudier et tester la fiabilité des systèmes embarqués

Description des ECUE**Prototypage des systèmes embarqués :**

Cours :

Rappels d'électronique numérique.

Rappels d'architectures des composants à architecture programmable (ASIC, FPGA, CPLD).

Méthodologie de développement des circuits numériques.

Synthèse et simulation des circuits et Génération de testbenchs.

Présentation des outils Xilinx HLS, Vivado.

TD : Simulations sous vivado et vivado HLS

TP : Implémentation physique sous cartes Xilinx

Architecture temps réel pour l'embarqué

Cours :

- Bases des systèmes d'exploitation pour les systèmes embarqués
- Gestion des tâches dans un système embarqué
- Codesign Hardware/Software dans un SoC (System on Chip)
- Algorithmes de Répartition des tâches temps réel
- Contraintes des systèmes temps réel embarqué
- Etude des processeurs embarqués (ARM7), la gestion du temps réel dans les systèmes (les interruptions).

TD : Ordonnancement sous contraintes de l'embarqué.

TP : développement d'applications sur un processeur ARM embarqué.

Embedded systems reliability

Cours :

Chapter I: Background

1. Processing Systems Families
2. Microprocessor, from code to execution
3. FPGA Architecture
4. CMOS Circuit design
 - 4.1. Memories
 - 4.2. Combinational Elements
5. Reliability-related Definitions

Chapter II: Errors & Degradations Mechanisms

1. Aging-related degradation mechanisms
2. Soft Errors
3. Masking Phenomena
4. AVF and reliability models (SER)
5. Fault injection mechanisms

Chapter III: Reliability Enhancement Techniques

1. Reliability Enhancement of SRAM memories
2. Reliability Enhancement of Processing Elements
3. Reliability Enhancement of Multiprocessor System On Chip (MPSoCs)

TD : Reliability assessment of components and devices.

TP : Reliability assessment of a CPU based on fault injection in a simulation platform (SimpleScalar / Sniper ...)

Machine learning for embedded systems

Course :

1. Introduction to machine learning
2. Features extract techniques
3. Survey of existing machine learning algorithms (CNN, fast CNN, deep learning, ...)
4. Supervised and non supervised intelligent systems.
5. Deep neural networks : training and implementation.
6. Implementation constraints of machine learning on embedded systems
7. Environment Perception for transportation systems: Location and recognition of obstacles by radar/Segmentation and recognition of obstacles by camera
8. Medical imaging
9. Collaboration between Radar Detection and Image Based on Deep Learning

TD : Design of intelligent systems for industrial problems.
TP : Implementation and training of systems designed in TD using Tensorflow Implementation of trained applications on an embedded system.
Pré-requis
Bibliographie